

# SELF-ROUTING SWITCH AND ITS CONTROL METHOD

Publication number: JP7264198

Publication date: 1995-10-13

Inventor: URYU SHIRO; KAKUMA SATORU; SAMEJIMA NORIKO

Applicant: FUJITSU LTD

Classification:

- international: H04Q3/00; H04L12/28; H04Q3/52; H04Q3/00;  
H04L12/28; H04Q3/52; (IPC1-7): H04L12/28;  
H04Q3/00; H04Q3/52

- European:

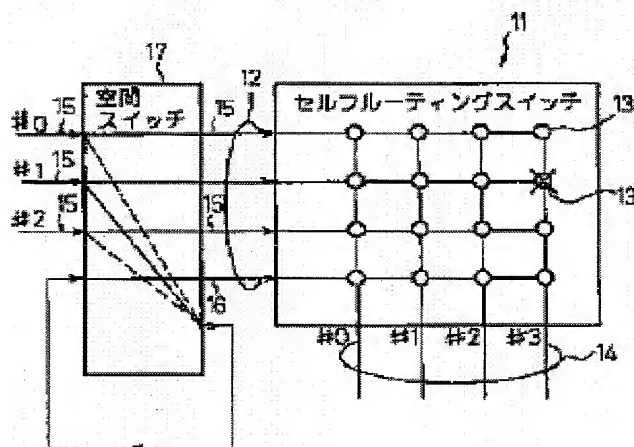
Application number: JP19940049464 19940318

Priority number(s): JP19940049464 19940318

Report a data error here

## Abstract of JP7264198

**PURPOSE:** To enhance the redundancy with respect to a fault or congestion with respect to the self-routing switch. **CONSTITUTION:** The switch is made up of plural input paths 12, plural output paths 14, and cross point switches 13 each provided to each cross point between the input paths 12 and the output paths 14. One of the plural input paths 12 is used for spare input path 16 and the remaining paths are used for active input paths 15 and a spatial switch 17 is provided inserted to the plural input paths 12 and selecting one optional path of the plural active input paths 15 is switched into the spare input path 16. Moreover, the spatial switch 17 stores once an input cell transferred through the selected active input paths 15 and fed to the spare input path 16 by a buffer trunk 18.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-264198

(43) 公開日 平成7年(1995)10月13日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 12/28				
H 0 4 Q 3/00				
3/52	1 0 1 Z	9076-5K		
		9466-5K	H 0 4 L 11/ 20	H
		9466-5K		C
			審査請求 未請求 請求項の数 6	OL (全 8 頁)

(21) 出願番号 特願平6-49464

(22) 出願日 平成6年(1994)3月18日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 瓜生 士郎

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 加久間 哲

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 鮫島 範子

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 石田 敬 (外3名)

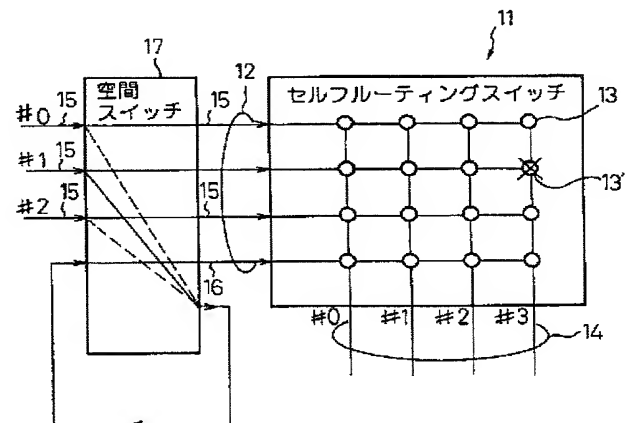
(54) 【発明の名称】 セルフルーティングスイッチおよびその制御方法

(57) 【要約】

【目的】 セルフルーティングスイッチに関し、障害や輻輳に対する冗長度を高くすることを目的とする。

【構成】 複数本の入力方路12と、複数本の出力方路14と、これら入力方路12および出力方路14の各交点に設けられるクロスポイントスイッチ13とから構成されるセルフルーティングスイッチであって、複数本の入力方路12のうちの1本を予備入力方路16とし、その残りを現用入力方路15とすると共に、複数本の入力方路12に対して挿入され、複数本の現用入力方路15のうちの任意の1本を予備入力方路16に切り替える空間スイッチ17を備えるように構成し、さらには、その空間スイッチ17は、切り替えられた現用入力方路15を転送される入力セルを一旦蓄積した後予備入力方路16に送出するバッファートランク18を有するように構成する。

本発明に係るセルフルーティングスイッチの原理構成を示す図



## 【特許請求の範囲】

【請求項 1】 複数本の入力方路（12）と、複数本の出力方路（14）と、該複数本の入力方路（12）および出力方路（14）の各交点に設けられるクロスポイントスイッチ（13）とから構成されるセルフルーティングスイッチにおいて、

前記複数本の入力方路（12）のうちの 1 本を予備入力方路（16）とし、その残りを現用入力方路（15）とすると共に、

前記複数本の入力方路（12）に対して挿入され、前記複数本の現用入力方路（15）のうちの任意の 1 本を前記予備入力方路（16）に切り替える空間スイッチ（17）を備えることを特徴とするセルフルーティングスイッチ。

【請求項 2】 前記空間スイッチ（17）は、切り替えられた前記現用入力方路（15）を転送される入力セルを一旦蓄積した後前記予備入力方路（16）に送出するバッファトランク（18）を有する請求項 1 に記載のセルフルーティングスイッチ。

【請求項 3】 請求項 1 に記載のセルフルーティングスイッチにおいて、該セルフルーティングスイッチを制御する中央制御装置（21）は、何れかの前記クロスポイントスイッチ（13）から発生する障害アラームを常時監視すると共に、該障害アラームを検出したときは、前記空間スイッチ（17）内において、当該障害を含む前記現用入力方路（15）を前記予備入力方路（16）に切り替えることを特徴とするセルフルーティングスイッチの制御方法。

【請求項 4】 請求項 2 に記載のセルフルーティングスイッチにおいて、該セルフルーティングスイッチを制御する中央制御装置（21）は、何れかの前記クロスポイントスイッチ（13）から発生する輻輳アラームを常時監視すると共に、該輻輳アラームを検出したときは、前記空間スイッチ（17）内での接続を、前記バッファトランク（18）を経由して、当該輻輳を生じている前記現用入力方路（15）から前記予備入力方路（16）に切り替えることを特徴とするセルフルーティングスイッチの制御方法。

【請求項 5】 各前記クロスポイントスイッチ（13）は、各該クロスポイントスイッチ（13）内のバッファ使用率についてヒステリシス特性をもたせた上限閾値および下限閾値を設定し、前記中央制御装置（21）は、前記上限閾値を超えたとき前記クロスポイントスイッチ（13）から発生する第 1 輻輳アラームを検出したときに前記空間スイッチ（17）内での接続を、前記バッファトランク（18）を経由して、当該輻輳を生じている前記現用入力方路（15）から前記予備入力方路（16）に切り替えると共に該バッファトランク（18）内に当該入力方路への入力セルを蓄積し、その後、前記下限閾値を下回ることにより第 2 輻輳アラームが消滅した

ときに、該バッファトランク（18）から前記予備入力方路（16）への前記入力セルの読出しを許可する請求項 4 に記載のセルフルーティングスイッチの制御方法。

【請求項 6】 各前記クロスポイントスイッチ（13）は、各該クロスポイントスイッチ（13）内のバッファ使用率について一定の閾値を設定し、前記中央制御装置（21）は、前記一定の閾値を超えたとき前記クロスポイントスイッチ（13）から発生する輻輳アラームを検出したときに、タイマー（35）をセットし、かつ、前記空間スイッチ（17）内での接続を、前記バッファトランク（18）を経由して、当該輻輳を生じている前記現用入力方路（15）から前記予備入力方路（16）に切り替えると共に該バッファトランク（18）内に当該入力方路への入力セルを蓄積し、その後前記タイマー（35）がタイムアウトしたときに、該バッファトランク（18）から前記予備入力方路（16）への前記入力セルの読出しを許可する請求項 4 に記載のセルフルーティングスイッチの制御方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明はセルフルーティングスイッチおよびその制御方法に関する。ATM (Asynchronous Transfer Mode) は、セルと呼ばれる固定バイト長データのブロック単位でデジタル情報の転送を行うものであり、発信加入者から着信加入者に至る伝送路上には、回線交換やパケット交換とは異なる ATM 交換機が設けられる。この ATM 交換を実現する上でセルフルーティングスイッチは重要なデバイスとなる。

## 【0002】

【従来の技術】 周知のとおり、一般的なセルフルーティングスイッチは、複数本の入力方路と、複数本の出力方路と、これら入力および出力方路の各交点（クロスポイント）に設けられるクロスポイントスイッチとから基本的に構成される。ここに各クロスポイントスイッチは、入力セルに付加されたタグ (TAG) 情報を監視して、そのまま次段のクロスポイントスイッチへ転送するか、または、上記出力方路へ経路を切り替えるかを制御するセルフルーティングエレメントと、該出力方路へ経路を切り替えるときは、当該入力セルを一旦蓄積するバッファメモリとから構成する。

【0003】 一般にセルフルーティングスイッチにおいては上記のクロスポイントスイッチを 4 つ格子状に配置し、2×2 のセルフルーティングモジュール SRM (Self Routing Module) をワンチップで LSI 化し、複数の SRM チップをもって 1 つのセルフルーティングスイッチを構成している。

## 【0004】

【発明が解決しようとする課題】 上記セルフルーティングスイッチにおいて、いずれか 1 つのクロスポイントス

イッチあるいはこれに付随するラインに障害が発生した場合、残る全てのクロスポイントスイッチが正常であっても、この障害を含むセルフルーティングスイッチ（0系）を、二重化構成をとるもう一方のセルフルーティングスイッチ（1系）に切り替える。その後その0系での障害を修復する。

【0005】一方、上記セルフルーティングスイッチにおいて、いずれか1つのクロスポイントスイッチにおいて輻輳が生じた場合、このクロスポイントスイッチ内の前記バッファメモリに引き続き蓄積すべきであった入力セルは廃棄されてしまう。このように従来のセルフルーティングスイッチでは、障害の発生と同時に即座に系切替えをしたり、また、輻輳の発生と同時に入力セルの廃棄をしてしまうということで、障害や輻輳に対する冗長性に欠けるという問題がある。

【0006】したがって本発明は上記の問題点を鑑み、障害や輻輳に対する冗長性の高いセルフルーティングスイッチおよびその制御方法を提供することを目的とするものである。

【0007】

【課題を解決するための手段】図1は本発明に係るセルフルーティングスイッチの原理構成を示す図である。

(1) 図1において、参照番号11はセルフルーティングスイッチであり、複数本の入力方路12と、複数本の出力方路14と、該複数本の入力方路12および出力方路14の各交点に設けられるクロスポイントスイッチ13とから構成される。ただしこの構成自体は周知である。

【0008】本発明の原理によれば、まず、その複数本の入力方路12のうちの1本を予備入力方路16とし、その残りを現用入力方路15とする。さらに、これら複数本の入力方路12に対して挿入され、複数本の現用入力方路15のうちの任意の1本をその予備入力方路16に切り替える空間スイッチ17を備える。図2は図1に示す空間スイッチの別の態様を示す図である。

【0009】(2) 図2において、上記の空間スイッチ17は、切り替えられた現用入力方路15（例えば#1）を転送される入力セルを一旦蓄積した後上記の予備入力方路16に送出するバッファトランク18を有する。

(3) さらに図1に示したセルフルーティングスイッチ11は、次のように制御される。すなわち、セルフルーティングスイッチ11を制御する中央制御装置（図示せず）は、何れかのクロスポイントスイッチ13（例えば13'）から発生する障害アラームを常時監視すると共に、該障害アラームを検出したときは、空間スイッチ17内において、当該障害を含む現用入力方路15（#1）を予備入力方路16に切り替えるように制御する。

【0010】(4) さらにまた図2に示したセルフルーティングスイッチ11は、次のように制御される。すな

わち、セルフルーティングスイッチを制御する上記の中央制御装置は、何れかのクロスポイントスイッチ13

（例えば13'）から発生する輻輳アラームを常時監視すると共に、該輻輳アラームを検出したときは、空間スイッチ17内での接続を、バッファトランク18を経由して、当該輻輳を生じている現用入力方路15（#1）から予備入力方路16に切り替えるように制御する。

【0011】(5) また上記(4)の制御方法は次のように実施される。すなわち、各クロスポイントスイッチ13は、各クロスポイントスイッチ13内のバッファ使用率についてヒステリシス特性をもたせた上限閾値および下限閾値を設定し、上記の中央制御装置は、その上限閾値を超えたときクロスポイントスイッチ13から発生する第1輻輳アラームを検出して空間スイッチ17内での接続を、バッファトランク18を経由して、当該輻輳を生じている現用入力方路15（#1）から予備入力方路16に切り替えると共にバッファトランク18内に当該入力方路への入力セルを蓄積し、その後、前記の下限閾値を下回ることにより第2輻輳アラームが消滅したときに、該バッファトランク18から予備入力方路16への前記入力セルの読出しを許可するようにする。

【0012】(6) 上記(4)の制御方法はまた次のようにも実施できる。すなわち、各クロスポイントスイッチ13は、各クロスポイントスイッチ13内のバッファ使用率について一定の閾値を設定し、上記の中央制御装置は、その一定の閾値を超えたときクロスポイントスイッチ13から発生する輻輳アラームを検出して、タイマー（図示せず）をセットし、かつ、空間スイッチ17内での接続を、バッファトランク18を経由して、当該輻輳を生じている現用入力方路15（#1）から予備入力方路16に切り替えると共に該バッファトランク18内に当該入力方路への入力セルを蓄積し、その後上記のタイマーがタイムアウトしたときに、該バッファトランク18から予備入力方路16への前記入力セルの読出しを許可するようにする。

【0013】

【作用】上記(1)の態様（図1）においては、クロスポイント13'に障害が発生したとすると、現用入力方路15（#1）から入力されるセルのうちタグ情報で当該ポイント13'が指定されているセルについては正常なルーティングが不能になる。このため、0系として機能している当該セルフルーティングスイッチ11を1系に切り替える、ということが従来行われていたが、本発明では、この障害を含むセルフルーティングスイッチ11内の系統（#1）をそっくり予備入力方路16につながる系統で交替するようにする。この系統の交替を行うのが空間スイッチ17である。方路15から方路16に切り替わっても入力セルのタグ情報はそのまま保持されるから、タグによって決められたいずれかの出力方路にルート切替えが可能である。

【0014】上記(2)の態様では、上記の系統の交替を、バッファトランク18を経由して行うようにする。仮にクロスポイントスイッチ13'において輻輳が生じたとすると、このクロスポイントスイッチ13'内のバッファメモリには過剰な入力セルが到来し、該バッファメモリに蓄積できない余分な入力セルは、その出力方路14(#3)に至ることなく、廃棄されてしまう。つまり、当該セルフルーティングスイッチ11の冗長性はきわめて小さい。そこで、そのクロスポイントスイッチ13'が属する系統を、空間スイッチ17によりそっくり、予備入力方路16の属する系統で交替する。このとき、バッファトランク18を経由して行われるので、上記の輻輳により廃棄されるであろう上記の余分な入力セルは、当該クロスポイントスイッチ13'内のバッファメモリに代えて、そのバッファトランク18が一時的に蓄積することになり、そのセル廃棄から免れる。

【0015】上記(3)の態様では、上記現用入力方路15(#1)から予備入力方路16への切り替えを、クロスポイントスイッチ13'から発生する障害アラームをトリガーとして行うようにする。上記(4)の態様では、上記現用入力方路15(#1)からバッファトランク経由で予備入力方路16へ切り替えるためのトリガーとして、該クロスポイントスイッチ13'から発生する輻輳アラームを用いる。

【0016】上記(5)の態様では、上記(4)の態様における輻輳アラームとして、前記の第1輻輳アラームと第2輻輳アラームとを用いるようにする。第1輻輳アラームは、これ以上入力セルが到来すると、クロスポイントスイッチ13'内のバッファメモリがオーバーフローする、というときに出力され、この第1輻輳アラームをきっかけにしてバッファトランク18での入力セルの読み込みを開始する。

【0017】一方、上記の第2輻輳アラームは、上記のバッファメモリに十分余裕ができたときに消滅するので、この第2輻輳アラームが消滅したことをきっかけにして、バッファトランク18内に一時的に蓄積した入力方路15(#1)からの入力セルを、予備入力方路16へ読み出すようにする。上記(6)の態様では、上記(4)の態様における輻輳アラームが発生したときは、予め定めた一定時間(タイマーによる)だけ現用入力方路15(#1)からの入力セルをバッファトランク18に蓄積し始め、その一定時間の経過のときに、その蓄積した入力セルをバッファトランク18から予備入力方路16へ読み出すようにする。その一定時間の経過の間に、輻輳を生じているクロスポイントスイッチ13'内のバッファメモリの使用率が低下し、輻輳を回避することができる。もし、再びその使用率が増大するなら、再度バッファトランク18へ切り替えればよい。

【0018】

【実施例】図3は本発明に係るセルフルーティングス

ッチの実施例を示す図である。本図において、前述の構成要素と同様のものには同一の参照番号を付して示す。したがって、本図では構成要素21~24およびターミナルインタフェースTMINFが新たに示されている。なお、図の都合により、図1および図2では、出力方路14を下向きに描いていたが、本図ではこれを90°折り曲げて右向きに描いている。また、本図の実施例では、セルフルーティングスイッチ11内の構成を、3×3の現用入力/出力方路に対し1本の予備系統(予備入力方路16につながる系統)を追加する形式とした。

【0019】中央制御装置(CC)21はこのATM交換機全体の制御を司るものであり、一方において、中央制御装置インタフェース(CCINF)22を介してセルフルーティングスイッチ11に接続し、他方において、バス24を介して、交替制御部(XCNT)23に接続する。この交替制御部23は、空間スイッチ17とバッファトランク18を制御する。

【0020】図4はセルの一般的な構成を示す図である。上記ターミナルインタフェースTMINFを通してそれぞれの入力方路15に印加されるセル(入力セル)は図4のような構成であり、5バイトのヘッダと48バイトのペイロードに対してタグ情報を付加したものからなる。このタグ情報はこれを付加した入力セルが、セルフルーティングスイッチ11のいずれのクロスポイントスイッチ13を経て出力方路14に抜け出るべきかを指定する。例えば、図3の例では各系統に3つのクロスポイントがあるから、(00)、(01)および(10)のビットでいずれかを指定できる。図4では(01)を指定している例を示す。なお、タグ情報はこの他にもセルフルーティングスイッチ11を出たあとの方路指定もするが本発明とは直接関係しないので説明を省略する。

【0021】図5はクロスポイントスイッチの一構成例を示す図である。図1、図2および図3に示したクロスポイントスイッチ13は各々例えば図5のように構成される。現用入力方路15からの入力セルはまずセルフルーティングエレメント31に入る。ここで入力セルのエラー監視およびタグのモニタが行われる。エラー監視にはクロック断検出やパリティチェック等が含まれ、ここで障害の検出が行われる。もし何らかの障害が検出されれば障害アラームが出力される。この障害アラームは図示しないバスを通して、図3のCCINF22経由で、CC21に送られる。

【0022】正常に入力セルが受信され、もし、これが自己宛のセルであったとすれば(タグ情報が一致)、バッファメモリ32に一旦蓄積される。一旦蓄積するのは、出力方路14の図中上方から流れて来る他の系統(上位拡張入力)からのセルがないことを確認してから放出するためである。この場合、入力セル量が膨大になると輻輳が生ずる。この輻輳が生じたか否かは輻輳監視部34が、このバッファメモリ32、例えばFIFO、

内に蓄積されているセル量を計測することにより判定する。この判定の仕方には次の2通りが考えられる。

【0023】第1は、バッファメモリ32の使用率について一定の閾値を設定し、上記セル量がこの一定の閾値を超えたときに輻輳アラームを発生するものである。第2は、バッファメモリ32の使用率について高低2つの閾値（上限閾値と下限閾値）を設定し、第1輻輳アラームは、セル量がその上限閾値を超えたら発生し、第2輻輳アラームはセル量がその下限閾値を超えたら発生するというものである。したがって、第1輻輳アラームが発生しているときは第2輻輳アラームも発生している。

【0024】本発明ではバッファ使用率についてヒステリシス特性をもたせ、輻輳の発生は第1輻輳アラームの発生をもって行い、この輻輳の消滅の認定は第2輻輳アラームの消滅をもって行い、輻輳制御の安定化を図る。いずれの輻輳アラームを用いるにせよ、輻輳アラームの発生／消滅も上記の障害アラームと同様、図示しないパスを通して、図3のCCINF22経由で、CC21に送られる。

【0025】CC21で上記の障害アラームあるいは輻輳アラームが検出されると、図3のバス24を介して、XCNT23を起動し、空間スイッチ17を制御する。またバッファアトランク（BFTTR）18も制御する。図6は空間スイッチおよびバッファアトランクの一構成例を示す図である。本図において、現用入力方路15（#0、#1、#2）の各々にはANDゲート41が挿入されまたこれと対になってインバータ入力付のANDゲート42が設けられる。各ANDゲート41の出力は現用系統としてセルフルーティングスイッチ11に入り、各ANDゲート42の出力はワイヤードORをとって該スイッチ11に入る。

【0026】ANDゲート41とANDゲート42の各対は、択一的にオンとなる。図3のXCNT23より、既述の障害アラームや輻輳アラームに基づく交替信号（常時“H”で交替時に“L”）が例えば#1の系統について出力されると、当該ANDゲート42がオンとなり、予備入力方路16への経路が設定される。この場合、方路16への交替の要因が障害アラームにあるならば、方路15（例えば#1）からの入力セルは即座に方路16に渡すべきであり、このためにXCNT23はスイッチSWをバイパス側に切り替える。一方、その交替の要因が輻輳アラームにあるならば、方路15（例えば#1）からの入力セルは一旦バッファアトランク18に蓄積してから方路16に渡すべきなので、スイッチSWを図中の点線側に切り替える。なお、バッファアトランク18は、図示するとおり、単純にFIFOで構成することができる。

【0027】現用入力方路15から予備入力方路16への交替要因が輻輳アラームにある場合、上記の第1および第2輻輳アラームを用いる手法の他にもう少し簡便な

手法がある。この簡便な手法は第2輻輳アラームを使用せずにタイマーを利用するものである。このタイマー

（TM）は図3のCC21内に参照番号35を付して示される。さらに詳しく説明すると、各クロスポイントスイッチ13は、各クロスポイントスイッチ13内のバッファ（32）使用率について一定の閾値を設定し、中央制御装置（CC）21は、その一定の閾値を超えたときクロスポイントスイッチ13から発生する前記の輻輳アラームを検出したときに、タイマー（TM）35をセットし、かつ、空間スイッチ17内での接続を、バッファアトランク18を経由して、当該輻輳を生じている現用入力方路15（#1）から予備入力方路16に切り替えると共に該バッファアトランク18内に当該入力方路への入力セルを蓄積し、その後タイマー（TM）35がタイムアウトしたときに、該バッファアトランクから予備入力方路16への入力セルの読出しを許可するものである。タイマー時間はバッファアトランク18の蓄積容量との兼ね合いで定める。

【0028】図7は障害アラーム発生時の処理を示すフローチャートである。本図に示すフローチャートは、障害アラームが例えば図2のクロスポイントスイッチ13'より発生した場合の処理を示す。なおこのフローは中央制御装置（CC）21を主体にしている。

#### ステップ1（ST1）

図3のCCINF22経由で入力される障害アラームの有無を検出する。

#### 【0029】ステップ2（ST2）

上記障害アラームに含まれるID情報より障害発生中のクロスポイントスイッチ（13'とする）を識別する。

#### ステップ3（ST3）

上記障害を含む現用入力方路15（#1とする）を予備入力方路16へ切り替えるよう、バス24を介し、交替制御部（XCNT）23に指示する。

#### 【0030】ステップ4（ST4）

指示を受けたXCNT23は、空間スイッチ17を制御して現用入力方路15（#1）を予備入力方路16側へ交替する。

#### ステップ5（ST5）

上記障害アラームは予備への交替によって見かけ上消滅するので、これをマスクする。

【0031】なお、さらに別の障害アラームが発生したときは0系から1系のセルフルーティングスイッチ（図示せず）へ切り替える。図8は輻輳アラーム発生時の処理を示すフローチャートである。本図は輻輳アラームが例えば図2のクロスポイントスイッチ13'より発生した例を示す。その処理の流れは基本的に図7の場合と変わらないが、本図のステップ5（ST5）ではアラームの解除をモニタし、ステップ6（ST6）では予備（16）から現用（15）への切り戻しを行う。

【0032】図9は輻輳アラーム発生時の処理の他の態

様を示すフローチャートである。本図のフローチャートは、輻輳アラームとして、既述したヒステリシス特性を有する第1および第2輻輳アラームを用いる場合の処理を示している。ただし基本的には図8の処理と同じである。特に本図ではステップ5（ST5）にて第2輻輳アラームの消滅をモニタしている。

【0033】図10は輻輳アラーム発生時の処理のさらに他の態様を示すフローチャートである。本図のフローチャートは、タイマー（TM）35による処理を示しているが、基本的には、本図のステップ2（ST2）とステップ6（ST6）を除いて、図9の場合と変わらない。このステップ2（ST2）ではタイマーのセットを行い、ステップ6（ST6）ではセットしたタイマーのタイムアウトをモニタしている。

#### 【0034】

【発明の効果】以上説明したように本発明によれば、障害の発生に対しても輻輳の発生に対しても冗長度の高いセルフルーティングスイッチが実現され、ひいては信頼性の高いATM交換システムの構築が可能となる。

#### 【図面の簡単な説明】

【図1】本発明に係るセルフルーティングスイッチの原理構成を示す図である。

【図2】図1に示す空間スイッチの別の態様を示す図である。

【図3】本発明に係るセルフルーティングスイッチの実施例を示す図である。

【図4】セルの一般的な構成を示す図である。

【図5】クロスポイントスイッチの一構成例を示す図である。

【図6】空間スイッチおよびバッファトランクの一構成例を示す図である。

【図7】障害アラーム発生時の処理を示すフローチャートである。

【図8】輻輳アラーム発生時の処理を示すフローチャートである。

【図9】輻輳アラーム発生時の処理の他の態様を示すフローチャートである。

【図10】輻輳アラーム発生時の処理のさらに他の態様を示すフローチャートである。

#### 【符号の説明】

11…セルフルーティングスイッチ

12…入力方路

13…クロスポイントスイッチ

14…出力方路

15…現用入力方路

16…予備入力方路

17…空間スイッチ

18…バッファトランク

21…中央制御装置（CC）

22…中央制御装置インタフェース（CCINF）

23…交替制御部（XCNT）

24…バス

31…セルフルーティングエレメント

32…バッファメモリ

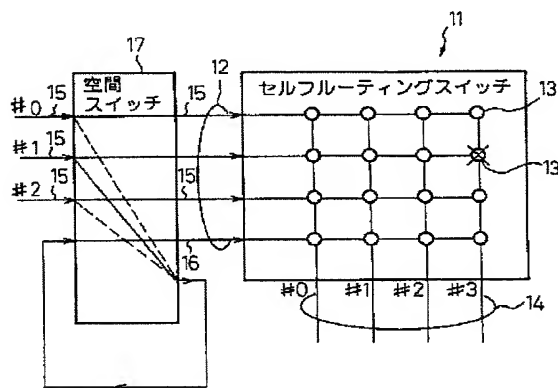
33…エラー検出部

34…輻輳監視部

35…タイマー（TM）

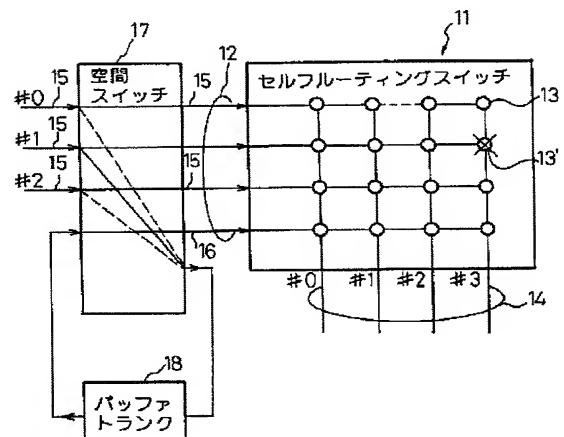
【図1】

本発明に係るセルフルーティングスイッチの原理構成を示す図



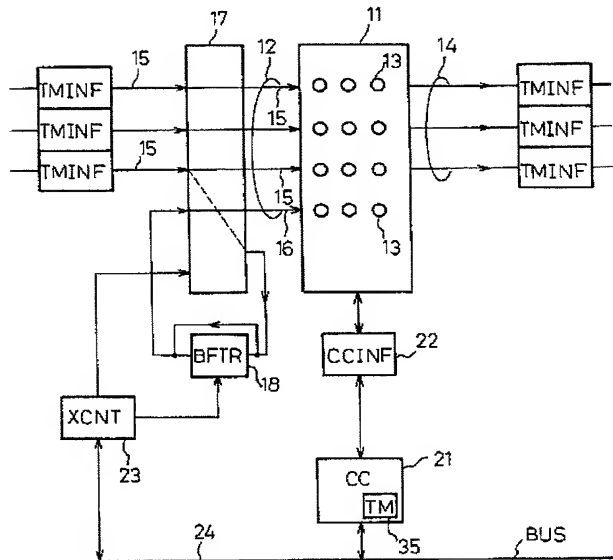
【図2】

図1に示す空間スイッチの別の態様を示す図



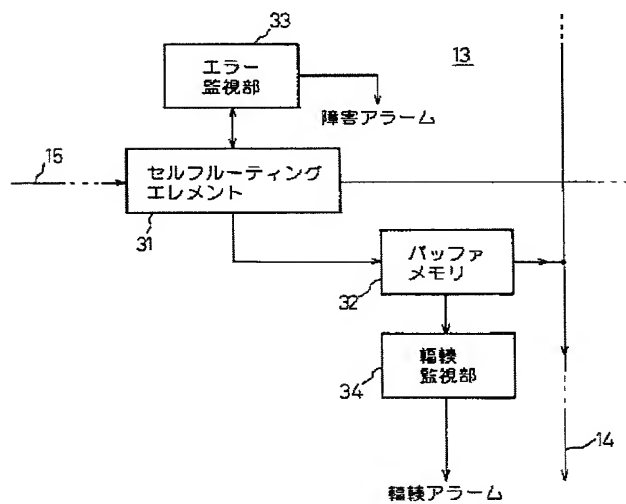
【図 3】

本発明に係るセルフルーティングスイッチの実施例を示す図



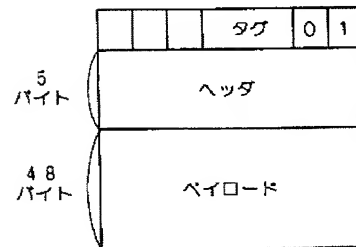
【図 5】

クロスポイントスイッチの一構成例を示す図



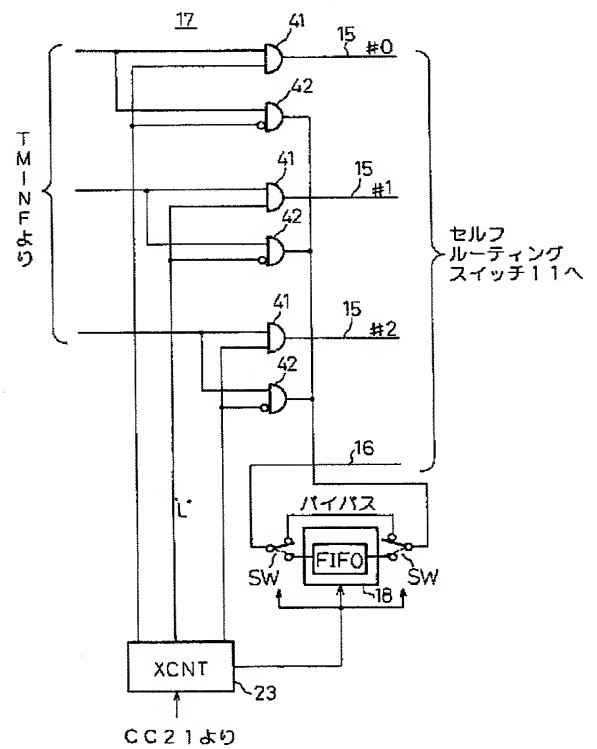
【図 4】

セルの一般的な構成を示す図



【図 6】

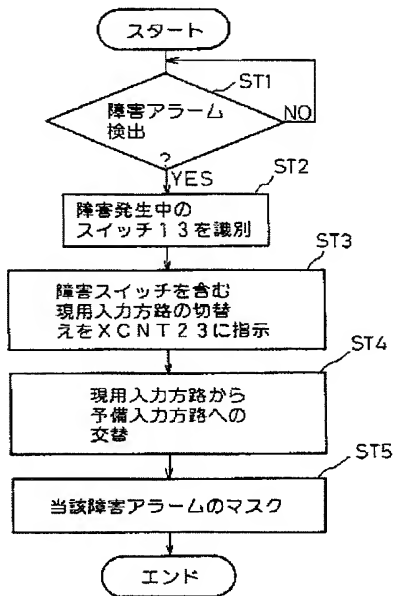
空間スイッチおよびバッファバンクの一構成例を示す図





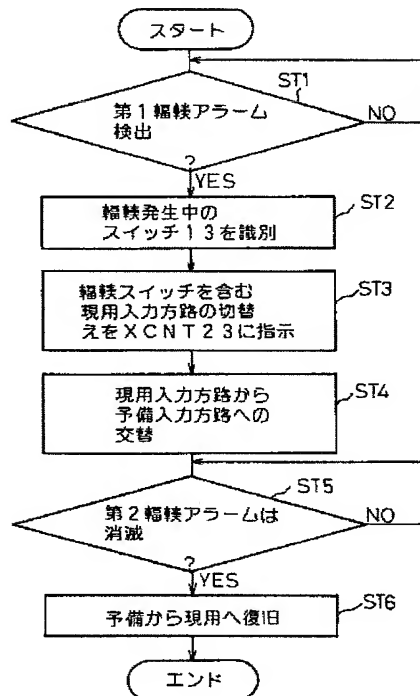
【図 7】

障害アラーム発生時の処理を示すフローチャート



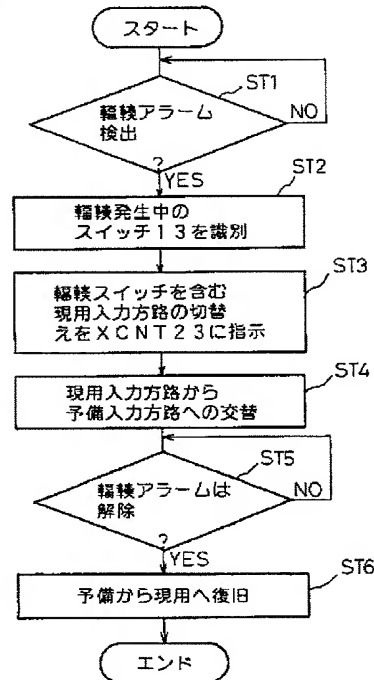
【図 9】

幅検アラーム発生時の処理の他の態様を示すフローチャート



【図 8】

幅検アラーム発生時の処理を示すフローチャート



【図 10】

幅検アラーム発生時の処理のさらに他の態様を示すフローチャート

